

BD2 快速捕获方法的研究与 FPGA 实现

陈宇^{1,2} 纪元法^{1,2} 孙希延^{1,2}

(1. 桂林电子科技大学通信与信息学院, 桂林, 541004; 2. 广西精密导航技术与应用重点实验室, 桂林, 541004)

摘要: 针对北斗二代 B1 频点伪码相对较长, 传统匹配滤波捕获占用资源过大的问题, 在数字匹配滤波器的基础上, 介绍一种折叠匹配滤波器结合快速傅里叶变换并行捕获的方法, 将传统的多普勒频移和码相位的二维搜索减少为码相位、多普勒频移并行的一维搜索, 以此缩短捕获时间和减少资源的消耗。首先对算法的数学模型进行推导, 然后对快速捕获的核心模块——sinc 内插单元、折叠匹配滤波单元以及 FFT 谱分析单元的原理和 FPGA 电路实现进行了详细的论述。最后通过在 Modelsim 软件平台上的验证, 证明了该实现方案具有设计合理、捕获速度快和资源消耗低的特点, 在应用于北斗信号捕获的同时, 还适用于其他系统的伪随机码捕获。

关键词: 扩频通信; 快速傅里叶变换; 匹配滤波器; 可编程阵列门

中图分类号: TN967.1 **文献标志码:** A

Research and FPGA Implementation of Rapid Code Acquisition for BD2 Signal

Chen Yu^{1,2}, Ji Yuanfa^{1,2}, Sun Xiyan^{1,2}

(1. College of Information and Communication, Guilin University of Electronic Technology, Guilin, 541004, China; 2. Guangxi Key Laboratory of Precision Navigation Technology and Application, Guilin, 541004, China)

Abstract: Considering the long pseudo-code used by BD2 navigation system with the shortcoming of large resource occupation when employing the traditional matched filter acquisition method, a kind of folded-structure matched filter combined with fast Fourier transform (FFT) is proposed to reduce acquisition time and resource consumption. Firstly, the mathematical model of the algorithm is deduced and the core module among sinc interpolation unit is analyzed. The folded-structure and the FFT unit are realized on field-programmable gate array (FPGA). The experiment result show that the design realized rapid acquisition and low resource consumption. The method can be effectively applied to the signal acquiring of BeiDou navigation system as well as that of the other systems.

Key words: spread spectrum communication; fast Fourier transform; matched filter; FPGA

引 言

北斗卫星导航系统是我国正在实施的自主发展、独立运行的全球卫星导航系统, 目前其二代系统

(以下简称 BD2)采用了无源扩频信号体制, B1 频点信号格式于 2012 年 12 月 27 日公布。BD 卫星测距信号采用扩频体制, 对其捕获目的是为了获得接收信号的载波多普勒和扩频码相位, 为初始化跟踪环路提供参数估计值。但在高动态和实时性要求较高的条件下, 接收信号存在不确定的多普勒变化, 使得快速捕获变得困难^[1]。目前传统捕获方式主要有时域串行捕获、频域 FFT 捕获和匹配滤波捕获。文献 [2] 提到的串行捕获方式虽然进行了改进, 但仍需要较长的捕获时间, 对于快速捕获来说还不够; 频域 FFT^[3] 相对串行捕获方式采用了码相位并行搜索, 频率范围同样采用串行搜索; 传统数字匹配滤波捕获^[4] 在数学上等价于并行相关器, 能满足快捕的要求, 但要消耗较大的硬件资源。

本文在 FPGA 平台上实现了一种折叠匹配滤波器 (Partial matched filter, PMF) 结合快速傅里叶变换并行捕获的方法, 在满足快速捕获的要求下, 减少对资源的消耗, 故对北斗信号的快速捕获技术研究具有一定的理论价值和应用前景。

1 BD2 信号特征

北斗所发射的信号包括: 载波、伪码和和数据码, 由 I, Q 两个支路的“测距码+导航电文”正交调制在载波上构成。B1 信号表达式如下^[5]

$$s^j(t) = A_I C_I^j(t) D_I^j(t) \cos(2\pi f_0 t + \varphi^j) + A_Q C_Q^j(t) D_Q^j(t) \sin(2\pi f_0 t + \varphi^j) \quad (1)$$

式中: 上角标 j 表示卫星编号; 下角标 I, Q 分别表示 I, Q 两个支路; A_I, A_Q 分别表示调制于载波 B1 频点的测距码的振幅; C_I, C_Q 分别表示 I, Q 两条支路上的测距码; D_I, D_Q 分别表示 I, Q 两条支路上测距码上调制的数据码; f_0 表示载波 B1 频点的频率; φ 表示载波 B1 频点上的初相位。

在北斗系统上, 500 bps 的 D2 导航电文和经二次编码 (NH 码) 的 50 bps 的 D1 导航电文经扩频调制在 2.046 Mcps 的测距码上, 扩频信号再调制在 1 561.098 MHz 的 B1 频点的载波上。虽然实际信号淹没在噪声中, 但凭借着伪随机码良好的自相关性, 信号得以被捕获。

2 算法捕获原理

折叠匹配滤波器和 FFT 结合的快速捕获原理如图 1 所示。射频前端通过天线接收 BD2 信号, 经过混频下变频到中频并经模数 (A/D) 转换器转变到离散的数字中频信号, 数字中频信号与本地载波数字控制振荡器 (Numerical controlled oscillator, NCO) 混频剥离载波, 得到扩频信号, 再对扩频信号进行预处理, 处理后的数据在折叠匹配滤波器与本地码相乘, 相乘结果经累加后送入数据缓存模块, 选取适当的点数进行 FFT 鉴频处理, 并将 FFT 鉴频结果反馈到载波 NCO, 同时折叠匹配滤波器相关结果输出与门限判别, 一个伪码周期内将产生一个相关峰值。

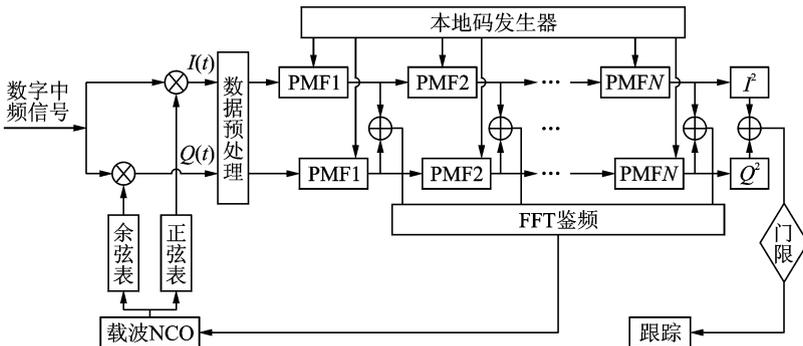


图 1 捕获算法

Fig. 1 Acquisition algorithm

3 算法的数学模型

考虑实际信号传输过程中多普勒的影响,式(1)经过下变频以及 A/D 转换后的北斗 B1 中频信号实际为

$$s_k(t) = AC [(1 + \tau)(t_k - t_s)] D(t) \times \cos[2\pi(f_l + f_d)t_k + \varphi] + n(t_k) \quad (2)$$

式中: τ 为多普勒频移所导致的码率扰动; f_d 为多普勒频移; t_s 为码序列的起始时刻; $n(t_k)$ 为均值为零的高斯白噪声。中频信号与本地载波同相与正交信号相乘

$$I = s_k \cdot \cos(2\pi f_l t_k) = \frac{1}{2} AC [(1 + \tau)(t_k - t_s)] D(t) \times \{ \cos[2\pi(2f_l + f_d)t_k + \varphi] + \cos(2\pi f_d t_k + \varphi) \} + n_I(t_k) \quad (3)$$

$$Q = s_k \cdot \sin(2\pi f_l t_k) = \frac{1}{2} AC [(1 + \tau)(t_k - t_s)] D(t) \times \{ \sin[2\pi(2f_l + f_d)t_k + \varphi] - \sin(2\pi f_d t_k + \varphi) \} + n_Q(t_k) \quad (4)$$

由式(3,4)可知,相乘后的 I, Q 两路含有频率约为两倍于 f_l 的高频信号成分和有用的低频(或者说直流)信号成分。信号经过低通滤波器,高频信号和噪声被滤去,得到低频信号成分,即

$$I = \frac{1}{2} AC [(1 + \tau)(t_k - t_s)] D(t) \cos(2\pi f_d t_k + \varphi) \quad (5)$$

$$Q = -\frac{1}{2} AC [(1 + \tau)(t_k - t_s)] D(t) \sin(2\pi f_d t_k + \varphi) \quad (6)$$

经过预处理的 I, Q 两路信号进入部分匹配滤波器,整个匹配滤波器系统将相关积分时间分为 n 段,信号与本地伪码滑动进行相关累加运算,则第 m 段的相关结果为

$$I(m) = \frac{1}{2} AR_m(\tau) \frac{\sin(\pi f_d T_p)}{\sin(\pi f_d T_s)} \times \cos(2\pi f_d m T_p + \varphi) + n_I(m) \quad m = 0, 1, \dots, n-1 \quad (7)$$

$$Q(m) = -\frac{1}{2} AR_m(\tau) \frac{\sin(\pi f_d T_p)}{\sin(\pi f_d T_s)} \times \sin(2\pi f_d m T_p + \varphi) + n_Q(m) \quad m = 0, 1, \dots, n-1 \quad (8)$$

式中: T_p 为每一段的积分长度; T_s 为采样间隔; $R_m(\tau)$ 为第 m 段的码相关值。

令 $Z(m) = I(m) + jQ(m)$, 构建 FFT 谱分析,由

$$\text{FFT}(k) = \sum_{m=0}^{N-1} Z(m) \exp(-j2\pi mk/N) \quad (9)$$

得到 FFT 的实部与虚部

$$I(k) = \frac{A}{2} \cdot \frac{\sin(\pi f_d T_p)}{\sin(\pi f_d T_s)} \cdot \frac{\sin(\pi f_d T_p n - k\pi n/N)}{\sin(\pi f_d T_p - k\pi/N)} \times R_m(\tau) \cdot \cos(\psi) + N_I(k) \quad k = 0, 1, \dots, N-1 \quad (10)$$

$$Q(k) = -\frac{A}{2} \cdot \frac{\sin(\pi f_d T_p)}{\sin(\pi f_d T_s)} \cdot \frac{\sin(\pi f_d T_p n - k\pi n/N)}{\sin(\pi f_d T_p - k\pi/N)} \times R_m(\tau) \cdot \sin(\psi) + N_Q(k) \quad k = 0, 1, \dots, N-1 \quad (11)$$

式中: $\psi = \varphi + \left(\frac{2\pi f_d T_p}{T_s} - \frac{2\pi k}{N} \right) \cdot (N-1)$, 当接收到的北斗 B1 信号与本地伪码对齐时, $R_m(\tau) = 1$, 由上两式得到系统增益^[6]

$$G_p = \left| \frac{\sin(\pi f_d T_p)}{\sin(\pi f_d T_s)} \right| \times \max \left\{ \left| \frac{\sin(\pi f_d T_p n - k\pi n/N)}{\sin(\pi f_d T_p - k\pi/N)} \right| \right\} \quad (12)$$

当接收信号与本地码不对齐时,接收信号的频谱被进一步扩展^[7],在 FFT 的分析范围内的频谱密度都会很低;当接收信号与本地伪码对齐时,信号频宽被解扩、压缩成原来的频带,再进行 FFT 分析时

在 f_d 附近出现较大的频谱密度,进而可以计算出载波多普勒,将其反馈给载波 NCO。同时在一个伪码周期内匹配滤波器输出相关值,与门限进行判别,判断出伪码的相位,从而实现快速捕获。

4 快速捕获的实现

4.1 采样率转换模块

由于在电路实现上采用 62 MHz 的系统时钟,即 1 ms 有 62 000 点采样数据,对码率为 2.046 Mbps 的北斗信号,需要将采样率降到 2.046 MHz。运算前和运算后的数据速率是分倍数关系,因此采用基于 sinc 内插的时变滤波器进行插值抽取运算。sinc 内插的函数为^[8]

$$\hat{X}(kT) = \sum_{n=0}^{n-1} x(nT_s) \frac{2\Omega_0}{\Omega_s} \frac{\sin[\Omega_0(kT - nT_s)]}{\Omega_0(kT - nT_s)} \quad (13)$$

式中: k 为重采样点数; T_s 为采样时间间隔; $\Omega_0 = 2\pi f_0$; f_0 为 2 MHz 的带宽; $\Omega_s = 2\pi f_s$; f_s 为采样时钟的频率。符合取样定理的前提下,在无限区间内用内插函数 $\sin(\pi t)/(\pi t)$ 将原来的数字信号无失真地重构为连续信号,再对连续信号进行重采样,即 1 ms 的下变频信号进行重采样成 2 046 个数据信号,在现有的资源下,不可能取无限多个点来重现函数某点的值,因此加权 sinc 函数采用 8 点比较适合数据处理。

数据经过内插滤波器前后的 Matlab 仿真如图 2 所示,高频成分被滤去,还原成被伪码调制的信号。在 FPGA 实现上,为提高效率,将插值核的值存储在 ROM 里,用查找表的方式实现对内插因子的选择,计算时采用内部乘法器流水线方式。流水线运算出来的由于还是 62 000 点,因此需在 Matlab 计算出 62 000 点下采样到 2 046 点时采样点的位置,根据 $62\,000/2\,046 = 30.303\,030\,3$,即从 62 000 的第一个数据开始,每隔 30 或者 31 个时钟选择一个数据,将每隔 30 个时钟选择一个数据的操作定义为操作 A,每隔 31 个时钟选择一个数据的操作定义为操作 B,0.303 030 3 作为基数,每进行一次操作 A 或者操作 B 时基数都自累加一次,当小数进位时执行则进行一次操作 B。最后将执行所有操作 A 和操作 B 的结果写入 ROM 中,到 62 000 个数据结束时刚好实现 2 046 个值的选择。

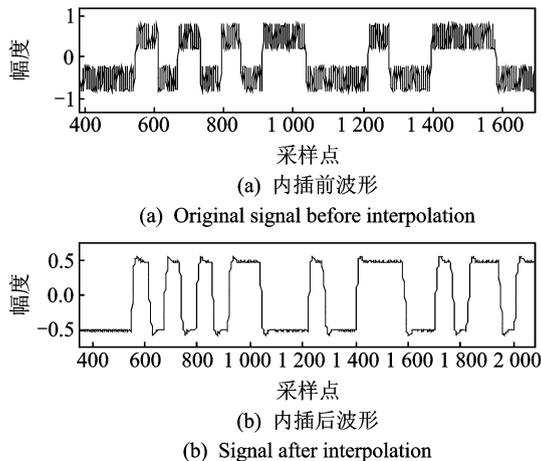


图 2 内插前后波形对比

Fig. 2 Comparison of original signal and interpolated signal

4.2 折叠匹配滤波器的设计

折叠匹配滤波是本设计的核心模块。传统匹配滤波器的设计是将本地码作为抽头系数,每进来一个采样信号便与之进行相关累加,抽头系数的长度就是本地码的码长,对于码长为 2 046 的北斗 B1 信

号来说需要 2 046 个系数,这将消耗较多的硬件资源。为此采用折叠匹配滤波器的设计方法^[9],用较高的处理速率换取较少的硬件资源。具体电路实现如下所述:将码长为 2 046 的本地码分为 32 段,每段的长度为 64,经过预处理后的数据为每 2.046 MHz,每进来一个采样数据,进行 32 轮运算。

第 1 个系统全局时钟周期,初始化所有延时寄存器组为 0,折叠匹配滤波器送出 64 个抽头 code0, code1, ..., code63,在第 1 个加法器注入 0,各级加法器根据抽头系数的值与采样数据进行相加或者相减,下一个时钟周期来时,加法器的输出结果向右移位,参与到下一级运算,最后一级的运算结果反馈到第 1 级加法器。

第 2 个系统全局时钟周期,折叠匹配滤波器送出 code64, code65, ..., code127,第 1 级加法器加数来自上一轮运算最后一级的输出结果,第 2 级至第 64 级加数都来自上一级的输出结果,各级同时进行相加移位运算,并在下一个时钟周期来时向右移位。

第 3, 4, ..., 32 个系统时钟周期都与第 1 个和第 2 个系统时钟周期情况类似,第 32 个系统时钟周期结束后,反馈到第 1 级加法器的加数是最后进入第 64 级延时寄存器组的数据,该轮运算结束后反馈到第 1 级加法器的加数则是最先进入第 64 级延时寄存器组的数据。

在第 2 个采样数据到来时,重复以上步骤。折叠匹配滤波器实现框图如图 3 所示。

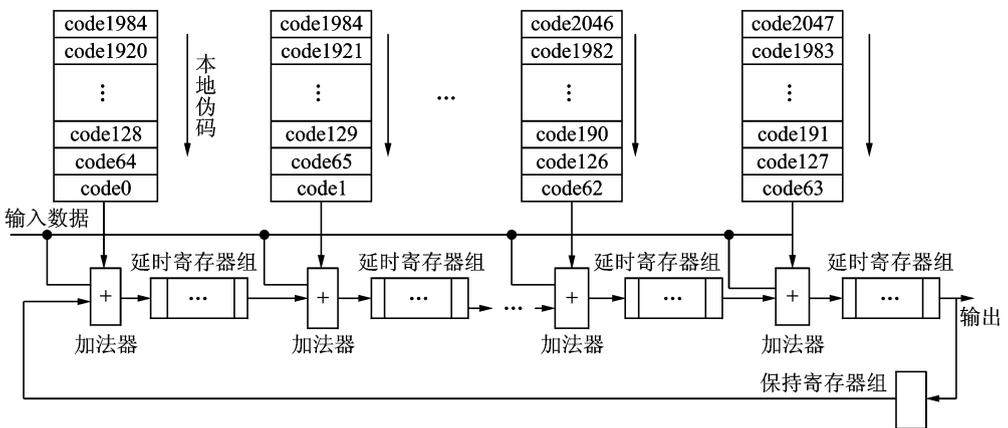


图 3 折叠匹配滤波器

Fig. 3 Folded-structure matched filter

在 FPGA 电路的实现上,模块中加法器采用 if-else 语句,当本地折叠伪码抽头 pmf_code 为 1 时,加法器中前一级累加结果 add_in_real 加上接收到的信号 code_input_real;反之,当本地折叠伪码抽头 pmf_code 为 0 时,加法器中前一级累加结果 add_in_real 减去接收到的信号 code_input_real。得到运算结果 add_reg_real,经过延时 31 个时钟后输出 add_reg_real31 到下一级。在第 32 个系统时钟结束前,从第 64 级加法器反馈到第一级加法器的结果为 add_reg_imag31,第 32 个系统时钟结束后,从第 64 级加法器反馈到第一级加法器的结果为 add_reg_imag。经过一个码周期的加法移位运算,在码相位对齐的情况下,64 个寄存器中有一个远远大于其他值。

4.3 FFT 模块设计

FFT 运算模块设计选用 Altera 公司 QuartusII 平台 v9.1 的 IP 核。在 62 MHz 系统时钟下,因不需要对输入数据进行连续处理,采用 IP 核的 Burst 结构做 FFT 运算,这种结构要等到第 1 个数据块运算结果输出完毕之后才可以进行第 2 个数据块的输入,能在保证平均吞吐量的前提下存储资源占用更少。在引擎结构上采用单引擎结构,数据精度和旋转因子都为 12 bit。

图 1 的送入 FFT 鉴频模块的匹配滤波器数据中,每一段的输出包括了前一段的累加值,要想正确反映出多普勒的频偏信息,送入鉴频的数据只能是该段匹配滤波器的累加值,因此在鉴频前需对数据进行预处理:

(1) 每一段的累加值结果用位宽为 1 152 bit 的寄存器 `add_reg_real` 和 `add_reg_imag` 表示,第 1 段,第 2 段,⋯,第 64 段的累加值分别为 `add_reg_real[18×i-1:18×(i-1)]` 和 `add_reg_imag[18×i-1:18×(i-1)]`, $i=1,2,\dots,64$;

(2) 一个码周期的自相关值有 2 046 个,选取 2 的 N 次幂个值做 FFT 运算,用地址控制线 `signal_buff_read_addr` 每累加 8 个点选取一个值,用该段的累加值减去上一段的累加值才是正确的数据流。这样得到 256 个数据,将 I, Q 两路组合成复数的实部和虚部。

采用折叠匹配滤波器结合快速傅里叶变换并行捕获算法对扩频码进行捕获时,会引起由于分析点数有限而带来的扇贝损失,使得离散频谱的幅值、相位和频率都可能产生较大的误差^[9],为了改善扇贝损失,使检测到的多普勒频偏更加接近实际值,采用在有效数据后补零的方式。补零的个数越多,FFT 变换采样点数越多,谱线的密度越大,信号曲线越平滑,信号的频谱泄漏就越少。但同时 FFT 点数越高资源占用越多。因此,这里采用在 256 后补零至 1 024 点。这样增加了 FFT 变换的点数,增加了分析点的个数,使样点间距离更近、谱线更密,从而减少了频谱泄漏,能够很好地补偿扇贝损失。

5 仿真结果

在 Matlab 上生成中频为 4.092 MHz 的北斗 B1I 中频信号,多普勒频移为 1.5 kHz,码延时为 0.75 ms,加入的噪声为 -18 dB,传统 FFT 捕获的 Matlab 仿真结果如图 4 所示。可以看出码相位在 1 536 处出现峰值,多普勒为 1 500 Hz。信号生成结构不变,将中频信号通过 Matlab 写成 FPGA 功能验证调用 rom 所需的 mif 格式,存取的长度为 1 ms。

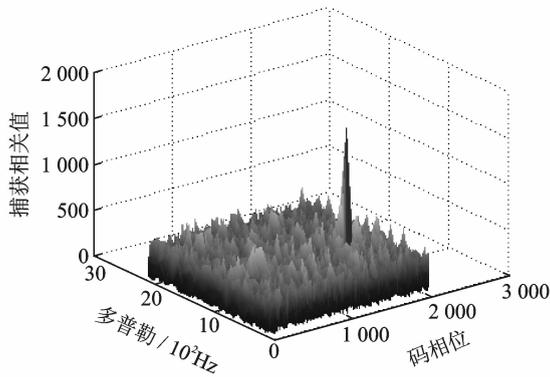


图 4 Matlab 捕获结果

Fig. 4 Acquisition result on Matlab

FPGA 验证平台采用 ALTERA 公司的 CycloneII 系列中的 EP2C70F672C8 芯片,在 QuartusII9.1 平台上基于 Verilog 语言编程,并在 Modelsim SE 10.0a 上进行功能仿真。将 Matlab 生成的中频导入 FPGA 快捕的工程文件中,作为 Modelsim 功能仿真的激励信号,FPGA 数字控制振荡器^[10]生成的信号对中频信号进行载波剥离,快捕模块对剥离载波后的信号进行捕获,捕获仿真结果如图 5 所示,clk 为系统时钟 62 MHz,reset 为复位信号,code_pmf 为分为 32 段,每段 64 bit 长的本地测距码,signal_write_data_imag 和 signal_write_data_real 为剥离载波再经滤波后得到的采样信号,result 为捕获寄存器。可以看出,在一个伪码周期,捕获寄存器输出一个明显的相关峰值。

设定一个门限,在峰值超过门限时初步认为伪码同步成功。同步成功以后根据多普勒频偏的计算公式 $f_d = \frac{k}{NXT_c}$ 得到多普勒频偏估计的分辨率为 $\frac{1}{NXT_c}$,即谱分析精度由部分匹配滤波器长度 X 和 FFT 分析点数 N 有关,根据 FFT 谱分析中最大幅值输出的位置 k ,粗略估计出多普勒频偏。考虑到部分匹配滤波器分段相关带来的频率响应损失,这里取 $X=8, N=1\ 024$,在 Modelsim 仿真图 6 中可以看出,FFT 谱分析在第 6 根谱线上幅值最大,可以推算出多普勒频移为 $f_d = \frac{k}{NXT_c} = \frac{6 \times 2.046 \times 10^6}{1\ 024 \times 8} = 1\ 498.5\ \text{Hz}$,与 Matlab 捕获得到的多普勒一致。

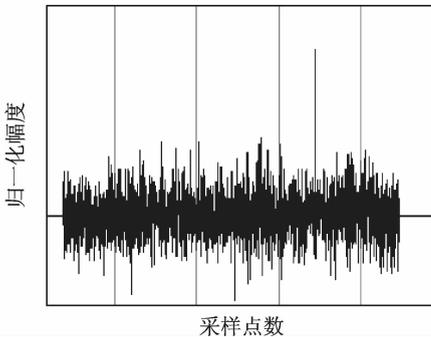


图 5 Modelsim 捕获结果

Fig. 5 Acquisition result on modelsim

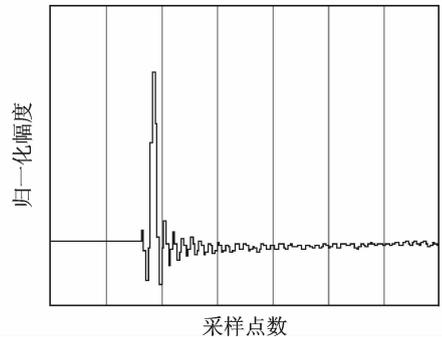


图 6 谱分析结果

Fig. 6 Result of spectrum analysis

6 结束语

实验证明,在码速率为 2.046 Mcps,码长为 2 046,数据调制速率为 50 Hz 以及取 FFT 的分析带宽的 1/4 作为实际单边带分析带宽的条件下,该方法可以实现多普勒的分析范围 $|f_d| \leq 63.937\ 5\ \text{kHz}$,多普勒频率分辨率 $\Delta f_d = 249.8\ \text{Hz}$ 。可以看出,该捕获算法能够搜索码相位的同时还能估计载波多普勒的频偏,实现了二维搜索变为一维搜索。采用该方法无需逐一搜索频点,大大减少捕获时间,具有广泛的应用前景。该方法能相对节省硬件资源,对北斗全球信号体制中长码的捕获更为适用,值得研究与参考。

参考文献:

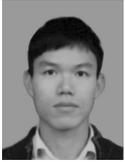
- [1] Cheng U, Hurd W J. Spread-spectrum code acquisition in the presence of Doppler shift and data modulation[J]. IEEE Trans on Communications, 1990, 38(2): 241-250.
- [2] 武建锋,胡永辉,蔡成林. GPS 信号串行捕获算法研究[J]. 小型微型计算机系统, 2010, 31(1): 186-189.
Wu Jianfeng, Hu Yonghui, Cai Chenglin. Study on the serial search algorithm for GPS signal[J]. Journal of Chinese Computer Systems, 2010, 31(1): 186-189.
- [3] 苗剑峰,陈武,刘建业,等. 基于软件无线电技术的 GPS 软件接收机的研究与实现[J]. 南京航空航天大学学报, 2008, 40(6): 774-779.
Miao Jianfeng, Chen Wu, Liu Jianye, et al. Design and implementation of GPS software receiver based on software-defined radio[J]. Journal of Nanjing University of Aeronautics & Astronautics, 2008, 40(6): 774-779.
- [4] 何在民,胡永辉,魏敬法,等. 基于 FPGA 的数字匹配滤波器的实现[J]. 时间频率学报, 2008, 31(2), 114-120.
He Zaimin, Hu Yonghui, Wei Jingfa, et al. A digital matched filter realized based on FPGA[J]. Journal of Time and Frequency, 2008, 31(2), 114-120.
- [5] 中国卫星导航系统管理办公室. 北斗卫星导航系统空间信号接口控制文件公开服务信号 B1I(1.0 版) [EB/OL]. <http://>

www.beidou.gov.cn/attach/2012/12/27/2012122755318f7eabbe451aa6d052f829f92e50.pdf, 2012-12-27.

China Satellite Navigation Office. Beidou Navigation Satellite System Signal in Space Interface Control Document Open Service Signal B1I (Version 1.0) [EB/OL]. <http://www.beidou.gov.cn/attach/2012/12/27/2012122755318f7eabbe451aa6d052f829f92e50.pdf>, 2012-12-27.

- [6] Spangenberg S M, Scott I, Cruickshank D, et al. An FFT-based approach for fast acquisition in spread spectrum communication system[J]. *Wireless Personal Communication*, 2000, 13(1): 27-55.
- [7] 徐峰, 邵定蓉, 李署坚, 等. 一种高动态直扩接收机快速码捕获方法[J]. *北京航空航天大学学报*, 2007, 33(6): 672-676.
Xu Feng, Shao Dingrong, Li Shujian, et al. Fast PN code acquisition for DSSS receiver in high dynamic situation[J]. *Journal of Beijing University of Aeronautics and Astronautics*, 2007, 33(6): 672-676.
- [8] 纪元法, 王靖, 孙希延, 等. 基于批处理的改进 FFT 微弱信号捕获算法及其实现[J]. *数据采集与处理*, 2013, 28(1): 12-16.
Ji Yuanfa, Wang Jing, Sun Xiyan, et al. Implementation of improved FFT weak signal acquisition algorithm based on batch method[J]. *Journal of Data Acquisition and Processing*, 2013, 28(1): 12-16.
- [9] 赵琦, 薛静, 吴智杰. 高动态多普勒条件下伪码快速捕获技术[J]. *数据采集与处理*, 2008, 23(增刊): 101-104.
Zhao Qi, Xue Jing, Wu Zhijie. Fast PN code acquisition technology research in high dynamic Doppler shift situation[J]. *Journal of Data Acquisition and Processing*, 2008, 23(S): 101-104.
- [10] 彭兆军. 基于 FPGA 的数字控制振荡器的设计与实现[J]. *数据采集与处理*, 2010, 25(增刊): 174-176.
Peng Zhaojun. Digital controlled oscillator based on FPGA design implementation[J]. *Journal of Data Acquisition and Processing*, 2010, 25(S): 174-176.

作者简介:



陈宇(1988-), 男, 硕士研究生, 研究方向: 信号处理, 卫星导航, Email: 285965614@qq.com。



纪元法(1975-), 男, 教授, 研究方向: 信号处理, 卫星导航。



孙希延(1973-), 女, 研究员, 研究方向: 信号处理, 卫星导航。